

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-224489

(43)Date of publication of application : 08.08.2003

(51)Int.Cl.

H04B 1/30

H03H 11/04

H04L 27/22

H04L 27/38

(21)Application number : 2002-020842

(71)Applicant : NEC CORP

(22)Date of filing : 30.01.2002

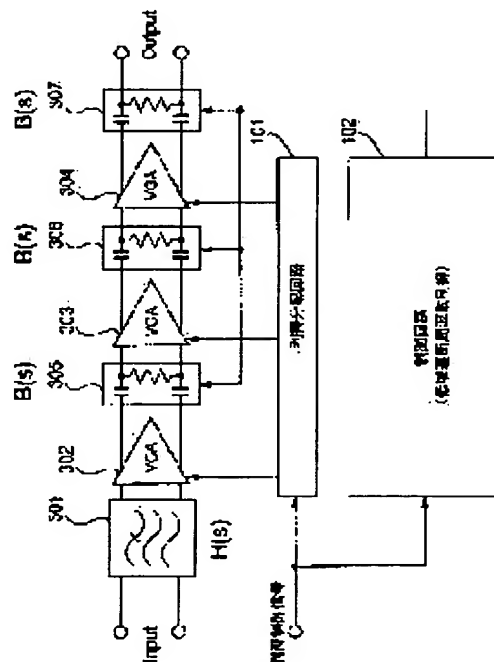
(72)Inventor : ICHIHARA MASAKI

## (54) BASE-BAND CIRCUIT OF RECEIVER AND ITS LOW RANGE CUTOFF FREQUENCY CONTROL METHOD

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a base-band circuit for a receiver, which is arranged to quicken the convergence of transient phenomena by gain change while lowering the low-range cutoff frequency of a high-pass filter, as low as possible.

**SOLUTION:** The base-band circuit of a receiver, which is arranged to vary and amplify a base-band signal, according to a gain control signal, using variable amplifiers 302-304, is constituted to quickly converge transient phenomena, when the high-pass filters 305-307 for DC check are provided on the path for a base-band signal, by setting beforehand the low range cutoff frequency of the high-pass filters to be as low as possible, when the gain change of the variable amplifier is set low enough (for example, when it is not more than 6 db), and controlling them to raise low range cutoff frequency by a control circuit 102, when conversely the gain change exceeds a specified value (for example, when it exceeds 6 db).



## LEGAL STATUS

[Date of request for examination]

30.01.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3622728

[Date of registration]

03.12.2004

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

\* NOTICES \*

JPO and NCIP I are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The baseband circuit of the receiver characterized by including the adjustable magnification means which carries out adjustable magnification of the baseband signaling according to a gain control signal, the high-pass filter means formed in the path of said baseband signaling, and the control means which detects the variation of said gain control signal and carries out change control of the low frequency cutoff of said high-pass filter means according to this variation.

[Claim 2] It is the baseband circuit of the receiver according to claim 1 which said high-pass filter means has two low frequency cutoff, and is characterized by said control means changing said low frequency cutoff alternatively according to said variation.

[Claim 3] It is the baseband circuit of the receiver according to claim 1 or 2 characterized by said gain control signal having been an analog signal, and having a means to compare with this absolute value and a predetermined value a means for said control means to carry out time amount differential of said analog signal, and to generate the absolute value of the signal corresponding to said variation, and making it change said low frequency cutoff according to this comparison result.

[Claim 4] said control means -- said variation -- a predetermined value -- smallness -- claims 1-3 characterized by controlling to become predetermined low frequency cutoff at a case, and to become low frequency cutoff conversely higher than said predetermined low frequency cutoff when said variation is beyond a predetermined value -- either -- the baseband circuit of the receiver of a publication.

[Claim 5] Said control means is the baseband circuit of the receiver according to claim 4 with which only a predetermined time delay is characterized by operating so that control timing may shift when changing said low frequency cutoff from said high low frequency cutoff to said predetermined low frequency cutoff.

[Claim 6] It is the baseband circuit of the receiver according to claim 1 characterized by for said gain control signal being a digital signal, and for said control means having a means to sample said digital signal at intervals of predetermined, and a means [ a predetermined value / absolute value / of the variation of said digital signal in this sampling period ], and changing said low frequency cutoff according to this comparison result.

[Claim 7] claims 1-6 characterized by said receiver being a receiver of a direct conversion mold -- either -- the baseband circuit of the receiver of a publication.

[Claim 8] The low-frequency-cutoff control approach characterized by to include the control step which is the low-frequency-cutoff control approach in the baseband circuit of a receiver including the adjustable magnification means which carries out adjustable magnification of the baseband signaling according to a gain-control signal, and the high-pass filter means formed in the path of said baseband signaling, detects the variation of said gain-control signal and carries out change control of the low frequency cutoff of said high-pass filter means according to this variation.

[Claim 9] It is the low-frequency-cutoff control approach according to claim 8 which said high-pass filter means has two low frequency cutoff, and is characterized by said control step

changing said low frequency cutoff alternatively according to said variation.

[Claim 10] It is the low-frequency-cutoff control approach according to claim 8 or 9 characterized by for said gain control signal being an analog signal, and having the step which compares with this absolute value and a predetermined value the step which said control step carries out time amount differential of said analog signal, and generates the absolute value of the signal corresponding to said variation, and the step to which said low frequency cutoff is changed according to this comparison result.

[Claim 11] said control step -- said variation -- a predetermined value -- smallness -- claims 8-10 characterized by controlling to become predetermined low frequency cutoff at a case, and to become low frequency cutoff conversely higher than said predetermined low frequency cutoff when said variation is beyond a predetermined value -- either -- the low-frequency-cutoff control approach of a publication.

[Claim 12] Said control step is the low-frequency-cutoff control approach according to claim 11 that only a predetermined time delay is characterized by making it control timing shift when changing said low frequency cutoff from said high low frequency cutoff to said predetermined low frequency cutoff.

[Claim 13] It is the low-frequency-cutoff control approach according to claim 8 characterized by for said gain control signal being a digital signal, and said control step having the step which samples said digital signal at intervals of predetermined, a step [ a predetermined value / absolute value / of the variation of said digital signal in this sampling period ], and the step to which said low frequency cutoff is changed according to this comparison result.

[Claim 14] claims 8-13 characterized by said receiver being a receiver of a direct conversion mold -- either -- the low-frequency-cutoff control approach of a publication.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP I are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to amelioration of the receiver of the direct conversion mold equipped with the high-pass filter for preventing transfer of direct current offset in a baseband circuit about the baseband circuit and its low-frequency-cutoff control approach of a receiver.

[0002]

[Description of the Prior Art] Since functions, such as that the RF circuit section is simplified and components mark, such as a filter, are reduced compared with the conventional superheterodyne system, a band limit, and AGC (automatic gain control), are almost performed in a baseband band, the receiver of a direct conversion method has advantages, like could realize these in the CMOS analog circuit and it is fit for LSI-ization, and is expected to be used widely from now on.

[0003] Drawing 7 is the block diagram showing the concrete configuration of the receiver of this kind of direct conversion method. In drawing 7, the high frequency signal received with the antenna 401 is band-limited by the high frequency band pass filter 402, and a receiving band is taken out. The band-limited signal is amplified with the low noise amplifier (LNA) 403, and is inputted into the rectangular demodulator 404 as it is. Although the rectangular demodulator 404 is driven by the local signal which the local oscillator 425 generates, this local signal of it is the same as that of the center frequency of the RF signal to receive. Direct baseband signaling is generated from a high frequency signal by this rectangular demodulator 404.

[0004] Baseband signaling is two signals, I and Q, and after being band-limited by the baseband filter 405,406, respectively, it is amplified so that the average amplitude may become fixed by AGC circuit 407. Since the circuit and algorithm which control this gain are not directly related to this invention, explanation is omitted. The dynamic range of AGC circuit 407 amounts to several 10dB (the case of a CDMA (Code Devision Multiple Access) method about 80dB). The output of AGC circuit 407 is outputted to the latter part as a signal 423,424, respectively.

[0005] By the direct conversion method, the not an SAW filter but baseband filter 405,406 of IF band realize the channel filter for oppressing an adjacent channel. Since it is realizable in the circuit which used the active element, these are suitable for IC-ization. Moreover, since high frequency is changed into direct baseband signaling, a second local oscillator is unnecessary. So,-izing of all the receiving circuits from LNA to a baseband output may be able to be carried out [ 1 \*\*\*\*\* ]. This contributes to the miniaturization of a cellular-phone machine, and components mark reduction greatly.

[0006] However, in a filter 405,406 and AGC circuit 407, if direct current offset is also slight, since the gain of AGC will amount also to 80dB depending on the case, the saturation phenomenon in which an output sticks to a power source or a gland occurs. For example, there is 1mV direct current offset with a filter 405, and if the gain of AGC circuit 407 was 80dB, i.e., 10000 times, the dc component of 10V will appear in an output. Of course, since such an electrical potential difference is over the electrical potential difference of a cell far in the cellular phone, it will become impossible of operation. Therefore, in the baseband circuit of a direct

conversion receiver, it becomes a problem of the utmost importance to remove direct current offset as much as possible.

[0007] The simplest method of removing direct current offset is C-cut as shown in drawing 8. In drawing 8, the high-pass filters 305-307 equivalent to C-cut are inserted in each \*\* or the output of VGA (Variable Gain Amp) 302-304 which constitutes an AGC circuit. The filter 301 in drawing 8 is a low pass filter which band-limits baseband, and has indicated the transfer function to be  $H(s)$ . Since this low pass filter is not directly involved in this invention, detailed explanation is omitted. Although the configuration of drawing 8 originally exists in the two baseband sections, I and Q, since both sides completely become the same circuit, one configuration explains after this. It can prevent that the direct current offset generated in each part transmits to an output side by the circuit of this configuration. In addition, the transfer function of a high-pass filter is shown as  $B(s)$ .

[0008] However, in C-cut, in order to remove certainly a part for the direct current offset generated in each part, as shown in drawing 8, it is necessary to insert two or more high-pass filters. In order to tell a signal faithfully to the latter part, the thing low as much as possible of the cut off frequency of a high-pass filter is desirable. Static direct current offset can be defended nearly perfectly with this configuration.

[0009]

[Problem(s) to be Solved by the Invention] However, the following problems occur in fact. for example, input conversion offset (direct current offset of point "a" conversion) of the variable gain amplifier 304 in drawing 8 (following VGA:Variable Gain Amplifier) -- Vofs it is -- \*\* -- it carries out. Vofs A value will be fixed direct current voltage as shown in a of drawing 9, if it assumes that it does not change in time. Here, although the gain of VGA304 was 1 time (0dB) at the beginning, it is time of day "t0", and suppose that it changed 10 times (20dB). The graph b of drawing 9 expresses the electrical potential difference in the point of VGA304 in that case outputting "b." this graph -- like -- the electrical potential difference in b points -- time of day t0 Suddenly and Vofs from -- 10xVofs it should change -- it comes out.

[0010] The high-pass filter output (electrical potential difference in the point "c") which carried out C cut of this wave with the high-pass filter 307 becomes the wave shown as the continuous line of c of drawing 9. Although a static direct-current-offset electrical potential difference is removable with C cut so that clearly from this wave, it becomes a failure when a transitional wave appears in an output and this wave also processes baseband signaling by fluctuation of input conversion offset of VGA, and gain in a latter demodulator circuit (it does not write clearly in this invention).

[0011] The peak value  $V_{peak}$  of this transient phenomenon is input conversion direct-current-offset Vofs of VGA. Gain  $g_0$  of order And  $g_1$   $V_{peak} = (g_1 - g_2) \times V_{ofs}$  .... (1)

\*\* -- it is expressed like. Namely, peak value is so large that change of gain is large.

[0012] On the other hand, although it is the duration of Wave c, supposing an electrical potential difference sets to tau time amount converged by 1% of peak value, for example, the number of high-pass filters 307 is one and a cut off frequency is  $f_c$ , they are  $\tau = -\ln(0.01) / 2\pi f_c$  .... (2) It becomes. For example,  $f_c \tau$  will be set to about 73.3microsec if it is 10kHz. This value is equivalent to about 281 chips (referred to as chip rate 3.84Mcps) in W-CDMA. This is quite long time amount. If tau becomes long duration this much when change of gain is large, degradation of a bit rate will be caused. On the other hand,  $f_c$  If it is 1MHz, it is  $\tau = 0.733\text{microsec}$  and transient phenomenon can be pressed down to about 1% within 2-3 \*\*\*\*\*s.

[0013] However, in the usual condition with little change of gain, there is a demand of wanting to press down a cut off frequency as low as possible so that a received wave may not collapse. That is, when change of (1) gain is sufficiently small (for example,  $\leq 6\text{dB}$ ), low frequency cutoff is made as low as possible (for example, about 10kHz);

(2); as which low frequency cutoff is highly carried out (for example, about 1MHz), and transient phenomenon is quickly completed when change of gain exceeds a predetermined value (for example,  $> 6\text{dB}$ ) (for example, like [ of the wave of the dotted line of c of drawing 9 ]) -- control [ like ] is needed.

[0014] By the way, although the problem and solution of transient phenomenon by gain

fluctuation of VGA304 were described, if there is fluctuation of gain, the transient phenomenon corresponding to it will occur and it will be outputted [ in / with a natural thing / VGA302 and VGA303 ] through high-pass filters 305-307. Therefore, it has the same problem as the above and the same cure as the above is required similarly.

[0015] The purpose of this invention is offering the baseband circuit and its low-frequency-cutoff control approach of the receiver which was made to carry out convergence of the transient phenomenon by gain change early, making low frequency cutoff of a high-pass filter as low as possible.

[0016]

[Means for Solving the Problem] According to this invention, the baseband circuit of the receiver characterized by including the adjustable magnification means which carries out adjustable magnification of the baseband signaling according to a gain control signal, the high-pass filter means formed in the path of said baseband signaling, and the control means which detects the variation of said gain control signal and carries out change control of the low frequency cutoff of said high-pass filter means according to this variation is obtained.

[0017] And said high-pass filter means has two low frequency cutoff, and said control means is characterized by changing said low frequency cutoff alternatively according to said variation. Moreover, said gain control signal is an analog signal, and said control means has a means to compare with this absolute value and a predetermined value a means to carry out time amount differential of said analog signal, and to generate the absolute value of the signal corresponding to said variation, and is characterized by making it change said low frequency cutoff according to this comparison result.

[0018] furthermore, said control means -- said variation -- a predetermined value -- smallness -- it is characterized by controlling to become predetermined low frequency cutoff at a case, and to become low frequency cutoff higher than said predetermined low frequency cutoff when said variation is beyond a predetermined value conversely. Moreover, said control means is characterized only for a predetermined time delay by operating so that control timing may shift, when changing said low frequency cutoff from said high low frequency cutoff to said predetermined low frequency cutoff. Moreover, said gain control signal is a digital signal, and said control means has a means to sample said digital signal at intervals of predetermined, and a means [ a predetermined value / absolute value / of the variation of said digital signal in this sampling period ], and is characterized by changing said low frequency cutoff according to this comparison result.

[0019] It is the low-frequency-cutoff control approach in the baseband circuit of the receiver which includes the adjustable magnification means which carries out adjustable magnification of the baseband signaling according to a gain-control signal, and the high-pass filter means formed in the path of said baseband signaling according to this invention, and the low-frequency-cutoff control approach characterized by to be included the control step which detects the variation of said gain-control signal and carries out change control of the low frequency cutoff of said high-pass filter means according to this variation is acquired.

[0020] And said high-pass filter means has two low frequency cutoff, and said control step is characterized by changing said low frequency cutoff alternatively according to said variation. Moreover, said gain control signal is an analog signal, and said control step is characterized by having the step which compares with this absolute value and a predetermined value the step which carries out time amount differential of said analog signal, and generates the absolute value of the signal corresponding to said variation, and the step to which said low frequency cutoff is changed according to this comparison result.

[0021] moreover, said control step -- said variation -- a predetermined value -- smallness -- it is characterized by controlling to become predetermined low frequency cutoff at a case, and to become low frequency cutoff higher than said predetermined low frequency cutoff when said variation is beyond a predetermined value conversely. Moreover, when said control step changes said low frequency cutoff from said high low frequency cutoff to said predetermined low frequency cutoff, only a predetermined time delay is characterized by making it control timing shift. Furthermore, said gain control signal is a digital signal, and said control step is

characterized by having the step which samples said digital signal at intervals of predetermined, a step [ a predetermined value / absolute value / of the variation of said digital signal in this sampling period ], and the step to which said low frequency cutoff is changed according to this comparison result.

[0022] An operation of this invention is described. In the baseband circuit of the receiver which was made to carry out adjustable magnification of the baseband signaling according to the gain control signal using the adjustable amplifier When the high-pass filter for DC blocking is prepared in the path of baseband signaling, When gain change of the above-mentioned adjustable amplifier is sufficiently small (in for example, the case of 6 or less dbs) When the low frequency cutoff of the high-pass filter concerned is set up as low as possible and gain change exceeds a predetermined value conversely, it controls to make low frequency cutoff high (for example, when exceeding 6db), and it constitutes so that transient phenomenon may be completed quickly.

[0023] Since low frequency cutoff is low by carrying out like this when there is little gain change, a wave is faithfully sent out as much as possible to a demodulator circuit, and the stable receiving engine performance is obtained. On the other hand, since big transient phenomenon occurs when gain change is large, low frequency cutoff is made high, transient phenomenon is completed quickly, and it becomes possible to return to a stable receive state.

[0024]

[Embodiment of the Invention] It explains to a detail per example of this invention, referring to a drawing below. Drawing 1 is the block diagram showing one example of this invention, and the same sign shows drawing 8 and an equivalent part. The path which baseband signaling passes is completely the same as what was shown in drawing 8 . Being added newly is with the input terminal of a gain control signal, the gain allocation circuit 101 which generates the gain control signal which decomposes the gain control signal and is supplied to each VGA (Variable Gain Amplifier), and the control circuit 102 which performs control which considers a gain control signal as an input, observes the change, and changes the low frequency cutoff of each high-pass filter 305,306,307 according to the change.

[0025] Among these, since it is not directly related about a gain allocation circuit at this invention, detailed explanation is omitted, but if it says simply, according to the inputted gain control signal, the gain of the whole baseband circuit should just change and the gain allocation circuit has the function which distributes the gain of the whole to two or more VGA.

[0026] Important things are a high-pass filter 305,306,307, the configuration of a control circuit 102, and actuation. As the term of the conventional technique described, when change of (1) gain is sufficiently small (for example,  $\leq 6\text{dB}$ ), by this invention, low frequency cutoff is made as low as possible (for example, about 10kHz);

(2) It is the purpose to make low frequency cutoff high (for example, about 1MHz), and to realize conversely, control, such as; as which transient phenomenon is completed quickly, when change of gain exceeds a predetermined value (for example,  $> 6\text{dB}$ ). By performing such control, when there is little gain fluctuation, low frequency cutoff is made low and delivery and the stable receiving engine performance are faithfully obtained as much as possible in a wave in a demodulator circuit. On the other hand, since big transient phenomenon occurs when gain change is large, low frequency cutoff is made high, transient phenomenon is completed quickly, and it becomes possible to return to a stable receive state.

[0027] In order to realize such a function, the high-pass filter 305,306,307 needs to have the structure where low frequency cutoff is changed. By this invention, although the primary simple high-pass filter which consists of a capacitor and resistance was assumed in drawing 8 , as shown in drawing 2 , the reversal integrator 202 is integrated with the output of the buffer amplifier (gain is 1 time) 201, and the configuration which feeds back to an adder 203 is considered.  $\alpha$  in drawing is an integration constant. The transfer function of this configuration is  $B(s) = s / (s + \alpha)$ . .... (3)

It becomes.

[0028] Cut-off (cutoff) frequency  $f_c$   $\alpha$  is used and they are  $f_c = \alpha / 2\pi$ . .... (4)

It becomes. This is the same format as a capacitor and the simple high-pass filter made from

resistance. The merits of this configuration are the amplifier which has gain in the part of a buffer, and the point which can put in the function of a low pass filter, and are the points which can cancel direct current offset in the meantime at a stretch. About this affair, since it is not directly related to this invention, it omits.

[0029] If the integral multiplier alpha of the integrator of drawing 2 can be changed by the external signal (Control in drawing terminal), low frequency cutoff is changeable so that more clearly than (4) types. The configuration of the reversal integrator which can realize it is shown in drawing 3. Drawing 3 shows the balanced type reversal integrator. An operational amplifier 502,501, a capacitor 504,503, and resistance 506-510 constitute the reversal integrator. A switch 509 is controlled by the external Cont terminal. If a switch 509 is turned on when this Cont terminal is "1", and a circuit is constructed so that it may be turned off at the time of "0", they will be the integral multiplier alpha and low frequency cutoff  $f_c$  by the condition of a Cont terminal. It is as follows.

[0030] In the case of  $\text{Cont}=1$ :  $\alpha = 1 - 1/CR2f_c = 1 / 2\pi CR2 \dots (5)$

In the case of  $\text{Cont}=0$ :  $\alpha = 1 / C (R1+R2)$ ,  $f_c = 1/2\pi C (R1+R2) \dots (6)$

For example, mostly, if it is chosen as  $C = 10\text{pF}$ ,  $R1 = 1.576\text{ M}\Omega$  and  $R2 = 15.190\text{ kohm}$ , in the case of  $\text{Cont}=1$ , in  $f_c = 1\text{MHz}$  and  $\text{Cont} = 0$ , it can design so that it may be set to  $f_c = 10\text{kHz}$ .

[0031] It can consider that the Cont terminal in drawing 3 is a Control terminal in drawing 2, and this terminal is a control terminal of each high-pass filter in drawing 1, and is connected to the output of a control circuit 102.

[0032] Next, the concrete example of a configuration and actuation of a control circuit 102 are described. The example of 1 configuration of a control circuit in case a gain control signal is an analog signal (it is desirable to have dB value of gain and a linear relation) is shown in drawing 4.

[0033] The inputted gain control signal A is changed into B which is proportional to the variation of a signal first in the reversal mold differential circuit 601. A differential circuit 601 can consist of easily an operational amplifier 606, a capacitor 604, and resistance 605. The relation of the output B of an input signal A and a differential circuit 601 is shown in drawing 5. It is inputted into the judgment circuit 602 and the differential output B is threshold voltage  $V_t$ . And  $-V_t$  It is compared in a comparator 607,608.  $V_t$  A \*\* value can be determined as an electrical-potential-difference change value equivalent to the 6dB gain change, if the standard of gain change which changes low frequency cutoff is set to 6dB.

[0034] As shown in drawing 5, the differential output B is  $V_t$ . Only when it exceeds, the value C of a comparator 607 is set to "1", and the differential output B is  $-V_t$  conversely. Only when it is the following, the value D of a comparator 608 is set to "1." other than this -- coming out -- C and D are "0." In this invention, since forward or negative have an equivalent change of gain, the value of E which took OR (OR) of C and D by OR circuit 609 is generated. In a circuit 603, the signal F with which only tau time amount delayed the input signal E in the delay circuit 610 is built, and OR circuit 611 generates the signal G which is OR of E and F, and it outputs. By this, only while [ for a while ] the variation of gain changed from size to smallness ( $=\tau$ ), a control output G remains in "1." The transient phenomenon by the high-pass filter sets the value of tau as the fully converged time amount.

[0035] Value  $V_t$  predetermined in change of the gain control signal inputted as by making it above showed to drawing 5 It is possible to attain the technical problem of this invention which can control only the large period plus tau so that the low frequency cutoff of a high-pass filter becomes high, and mentioned it above.

[0036] As other examples of this invention, although the fundamental configuration is as above-mentioned, the example which changed the configuration approach of the control circuit 102 of drawing 1 is shown. Although the case where a gain control signal was an analog signal was considered in the previous example, by this example, a gain control signal is a digital signal, for example, the case where it is given from external CPU etc. in the form of data is considered. In this case, a control circuit 102 can be constituted as a kind of processor.

[0037] The flow chart of the process in that case is shown in drawing 6. First, a control circuit (it is described as a processor below) is started from an initial state, and sets a control output

"Output" as "0" in a procedure 900. Namely, in an initial state, low frequency cutoff is in a low condition.

[0038] Next, in a procedure 901, after shifting the value of past gain control signal G (0) to register G (1), a new gain control signal "Input" is inputted and it memorizes to register G (0). In the judgment procedure 902, it judges whether it is larger than a predetermined threshold, for example, 6dB, and if small [ the absolute value of the difference of old and new gain is large, and ], it will fly to a procedure 907 to a procedure 903. In a procedure 907, a timer is restarted and a control output "Output" is set to "1" in a procedure 908. It moves to 906 after that.

[0039] On the other hand, in a procedure 903, it judges whether the value of a timer is over tau. When it is not over tau, nothing is done but it moves to a procedure 906 as it is. When it is over tau, reset a timer, and it is made to stop in a procedure 904, and a control output "Output" is set to "0." It moves to 906 after that. In a procedure 906, after waiting only for the time amount deltaT which is equivalent to the input sampling period of a processor, it moves to a procedure 901. It is [ the following and ] the repeat of the same thing.

[0040] It is possible to realize the same actuation as the timing chart which showed processor actuation as shown by this example to drawing 5 when realizing in the control circuit, and effectiveness equivalent to the 1st example can be realized.

[0041] Moreover, although this example described the case where a gain control signal was a digital signal, if an A/D converter will be added and this analog signal will be changed into digital one even if it is an analog signal, it is easy to apply this example. Naturally also in this case, it is contained in this invention.

[0042]

[Effect of the Invention] According to this invention, as stated above, when change of gain is sufficiently small, low frequency cutoff is made as low as possible, and conversely, when change of gain exceeds a predetermined value, low frequency cutoff is made high, and it is effective in becoming possible to realize control as which transient phenomenon is completed quickly. As a result, by performing such control, when there is little gain fluctuation, low frequency cutoff is made low and delivery and the stable receiving engine performance are faithfully obtained as much as possible in a wave in a demodulator circuit. On the other hand, since big transient phenomenon occurs when gain change is large, low frequency cutoff is made high, transient phenomenon is completed quickly, and it becomes possible to return to a stable receive state.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is a conceptual diagram for explaining the low-frequency-cutoff control approach of the baseband circuit of the direct conversion receiver by this invention.

[Drawing 2] It is the example of a configuration of the high-pass filter which can change the low frequency cutoff used in the example of this invention.

[Drawing 3] It is drawing showing an example of the reversal mold integrator of integration constant good transformation.

[Drawing 4] It is drawing showing the example of a low-frequency-cutoff control circuit.

[Drawing 5] It is the example of the timing diagram explaining actuation of a low-frequency-cutoff control circuit.

[Drawing 6] It is the example of the flow chart in the case of realizing a low-frequency-cutoff control circuit by the processor.

[Drawing 7] It is drawing showing the conventional example of a configuration of a direct conversion receiver.

[Drawing 8] It is drawing showing the conventional example of a configuration of the baseband circuit of a direct conversion receiver.

[Drawing 9] It is a timing diagram explaining the transient phenomenon generated in a baseband circuit at the time of gain modification.

[Description of Notations]

101 Gain Distribution Circuit

102 Control Circuit

201 Buffer

202 Reversal Integrator

203 Adder

301 Low Pass Filter

302-304 VGA (Variable Gain Amp)

305-307 High-pass filter

---

[Translation done.]

## \* NOTICES \*

JP0 and NCIP1 are not responsible for any damages caused by the use of this translation.

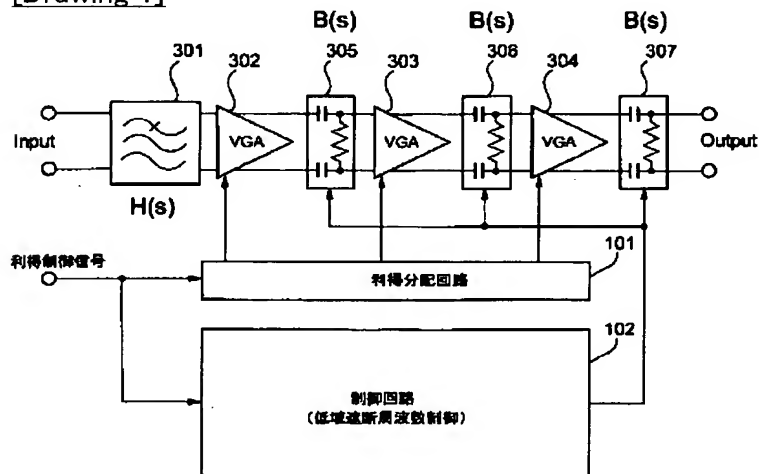
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

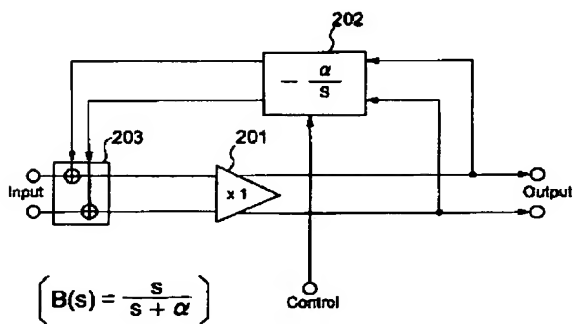
3.In the drawings, any words are not translated.

## DRAWINGS

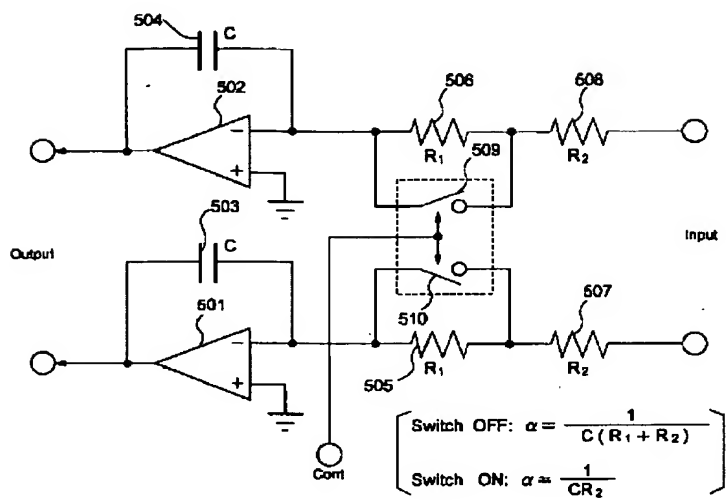
[Drawing 1]



[Drawing 2]



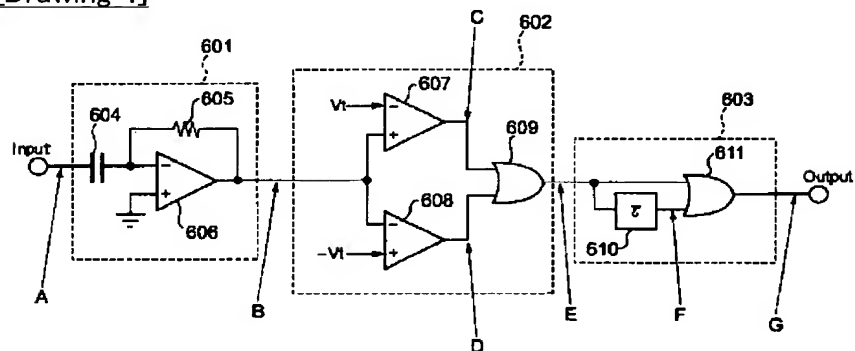
[Drawing 3]



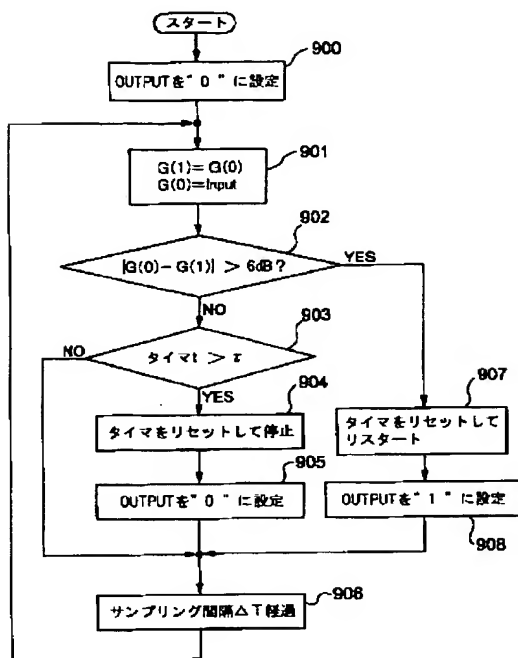
[Drawing 5]



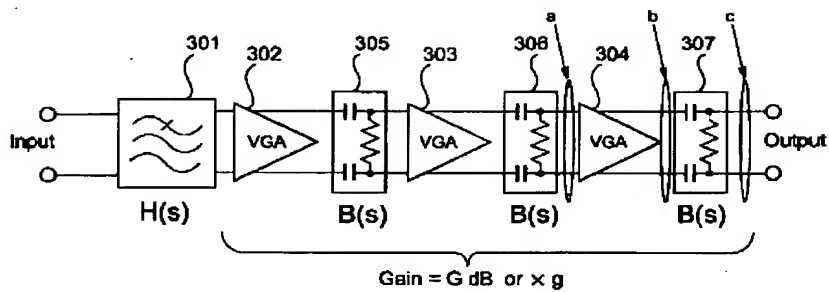
[Drawing 4]



[Drawing 6]

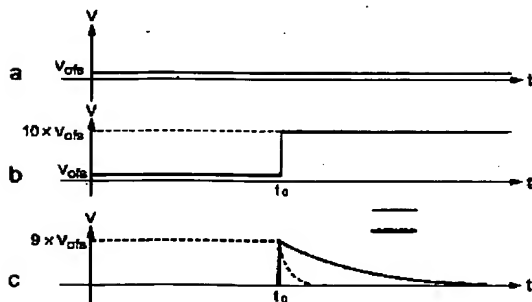


[Drawing 8]

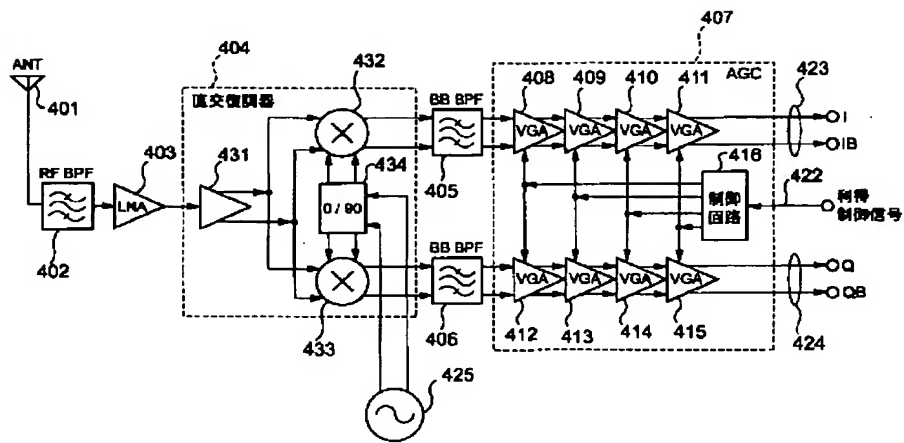


$$\left( B(s) = \frac{s}{s + \alpha} \right)$$

[Drawing 9]



[Drawing 7]



[Translation done.]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003-224489

(P2003-224489A)

(43)公開日 平成15年8月8日(2003.8.8)

(51)Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード(参考)

H 0 4 B 1/30

H 0 4 B 1/30

5 J 0 9 8

H 0 3 H 11/04

H 0 3 H 11/04

G 5 K 0 0 4

H 0 4 L 27/22

H 0 4 L 27/00

G

27/38

27/22

Z

審査請求 有 請求項の数14 O L (全 9 頁)

(21)出願番号 特願2002-20842(P2002-20842)

(22)出願日 平成14年1月30日(2002.1.30)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 市原 正貴

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100088812

弁理士 ▲柳▼川 信

Fターム(参考) 5J098 AA11 AA14 AB02 AB07 AC02

AC20 AC30 CA04 CB01 CB03

CB09

5K004 AA01 AA05 AA08 BA02 FH04

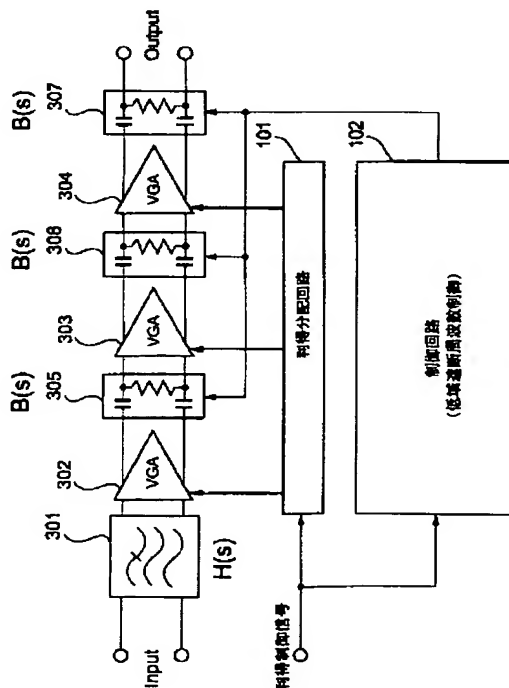
JH03

(54)【発明の名称】 受信機のベースバンド回路及びその低域遮断周波数制御方法

(57)【要約】

【課題】 ハイパスフィルタの低域遮断周波数をできる限り低くしつつ、利得変化による過渡現象の収束を早くするようにした受信機のベースバンド回路を得る。

【解決手段】 可変増幅器302~304を用いてベースバンド信号を利得制御信号に応じて可変増幅するようにした受信機のベースバンド回路において、直流阻止用ハイパスフィルタ305~307をベースバンド信号の経路に設けた場合、上記可変増幅器の利得変化が十分小さい場合には(例えば、6db以下の場合)、当該ハイパスフィルタの低域遮断周波数をできる限り低く設定しておき、逆に利得変化が所定値を上回る場合には(例えば、6dbを超える場合)、制御回路102により、低域遮断周波数を高くするよう制御して、過渡現象を素早く収束させるように構成する。



## 【特許請求の範囲】

【請求項 1】 ベースバンド信号を利得制御信号に応じて可変増幅する可変増幅手段と、前記ベースバンド信号の経路に設けられたハイパスフィルタ手段と、前記利得制御信号の変化量を検出してこの変化量に応じて前記ハイパスフィルタ手段の低域遮断周波数を変化制御する制御手段と、を含むことを特徴とする受信機のベースバンド回路。

【請求項 2】 前記ハイパスフィルタ手段は 2 つの低域遮断周波数を有しており、前記制御手段は前記変化量に応じて択一的に前記低域遮断周波数を変化させることを特徴とする請求項 1 記載の受信機のベースバンド回路。

【請求項 3】 前記利得制御信号はアナログ信号であり、前記制御手段は、前記アナログ信号を時間微分して前記変化量に対応する信号の絶対値を生成する手段と、この絶対値と所定値とを比較する手段とを有し、この比較結果に応じて前記低域遮断周波数を変化させるようにしたことを特徴とする請求項 1 または 2 記載の受信機のベースバンド回路。

【請求項 4】 前記制御手段は、前記変化量が所定値より小なる場合には所定の低域遮断周波数となり、逆に、前記変化量が所定値以上の場合には前記所定の低域遮断周波数より高い低域遮断周波数となるよう制御することを特徴とする請求項 1～3 いずれか記載の受信機のベースバンド回路。

【請求項 5】 前記制御手段は、前記低域遮断周波数を、前記高い低域遮断周波数から前記所定の低域遮断周波数へ変化させる場合には、所定遅延時間だけ制御タイミングがずれるよう動作することを特徴とする請求項 4 記載の受信機のベースバンド回路。

【請求項 6】 前記利得制御信号はデジタル信号であり、前記制御手段は、前記デジタル信号を所定間隔でサンプリングする手段と、このサンプリング間隔での前記デジタル信号の変化量の絶対値を所定値と比較する手段とを有し、この比較結果に応じて前記低域遮断周波数を変化させることを特徴とする請求項 1 記載の受信機のベースバンド回路。

【請求項 7】 前記受信機はダイレクトコンバージョン型の受信機であることを特徴とする請求項 1～6 いずれか記載の受信機のベースバンド回路。

【請求項 8】 ベースバンド信号を利得制御信号に応じて可変増幅する可変増幅手段と、前記ベースバンド信号の経路に設けられたハイパスフィルタ手段とを含む受信機のベースバンド回路における低域遮断周波数制御方法であって、前記利得制御信号の変化量を検出してこの変化量に応じて前記ハイパスフィルタ手段の低域遮断周波数を変化制御する制御ステップを含むことを特徴とする低域遮断周波数制御方法。

【請求項 9】 前記ハイパスフィルタ手段は 2 つの低域

遮断周波数を有しており、前記制御ステップは前記変化量に応じて択一的に前記低域遮断周波数を変化させることを特徴とする請求項 8 記載の低域遮断周波数制御方法。

【請求項 10】 前記利得制御信号はアナログ信号であり、前記制御ステップは、前記アナログ信号を時間微分して前記変化量に対応する信号の絶対値を生成するステップと、この絶対値と所定値とを比較するステップと、この比較結果に応じて前記低域遮断周波数を変化させるステップとを有することを特徴とする請求項 8 または 9 記載の低域遮断周波数制御方法。

【請求項 11】 前記制御ステップは、前記変化量が所定値より小なる場合には所定の低域遮断周波数となり、逆に、前記変化量が所定値以上の場合には前記所定の低域遮断周波数より高い低域遮断周波数となるよう制御することを特徴とする請求項 8～10 いずれか記載の低域遮断周波数制御方法。

【請求項 12】 前記制御ステップは、前記低域遮断周波数を、前記高い低域遮断周波数から前記所定の低域遮断周波数へ変化させる場合には、所定遅延時間だけ制御タイミングがずれるようにしたことを特徴とする請求項 11 記載の低域遮断周波数制御方法。

【請求項 13】 前記利得制御信号はデジタル信号であり、前記制御ステップは、前記デジタル信号を所定間隔でサンプリングするステップと、このサンプリング間隔での前記デジタル信号の変化量の絶対値を所定値と比較するステップと、この比較結果に応じて前記低域遮断周波数を変化させるステップとを有することを特徴とする請求項 8 記載の低域遮断周波数制御方法。

【請求項 14】 前記受信機はダイレクトコンバージョン型の受信機であることを特徴とする請求項 8～13 いずれか記載の低域遮断周波数制御方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は受信機のベースバンド回路及びその低域遮断周波数制御方法に関し、特にベースバンド回路内において直流オフセットの伝達を阻止するためのハイパスフィルタを備えたダイレクトコンバージョン型の受信機の改良に関するものである。

## 【0002】

【従来の技術】 ダイレクトコンバージョン方式の受信機は、従来のスーパーヘテロダイン方式に比べて、高周波回路部が簡略化され、フィルタなどの部品点数が削減されることや、帯域制限や AGC（自動利得制御）などの機能がほとんどベースバンド帯域で実行されるので、これらを CMOS アナログ回路で実現でき LSI 化に向いていること等の利点があり、今後広く使われるものと予想される。

【0003】 図 7 はこの種のダイレクトコンバージョン方式の受信機の具体的構成を示すブロック図である。図

7において、アンテナ401で受信された高周波信号は、高周波バンドパスフィルタ402で帯域制限され、受信帯域が取り出される。帯域制限された信号はローノイズアンプ(LNA)403で増幅され、そのまま直交復調器404に入力される。直交復調器404はローカル発振器425の生成するローカル信号で駆動されるが、このローカル信号は受信する高周波信号の中心周波数と同じである。この直交復調器404によって、高周波信号から直接ベースバンド信号が生成される。

【0004】ベースバンド信号はI、Qの2系統の信号であり、それぞれベースバンドフィルタ405、406で帯域制限されたあと、AGC回路407で平均的振幅が一定になるように増幅される。この利得を制御する回路、アルゴリズムは本発明とは直接関係しないので、説明を省略する。AGC回路407のダイナミックレンジは数10dBに達する(CDMA(Code Devision Multiple Access)方式の場合には、80dB程度)。AGC回路407の出力はそれぞれ信号423、424として後段に出力される。

【0005】ダイレクトコンバージョン方式では、隣接チャンネルを抑圧するためのチャンネルフィルタは、IF帯のSAWフィルタではなく、ベースバンドフィルタ405、406で実現する。これらは能動素子を用いた回路で実現できるので、IC化に適している。また、高周波を直接ベースバンド信号に変換するので、セカンドローカル発振器が不要である。それゆえ、LNAからベースバンド出力までの全ての受信回路を1チップ化できる可能性がある。これは、携帯電話器の小型化、部品点数削減に大きく寄与する。

【0006】しかしながら、フィルタ405、406およびAGC回路407において、直流オフセットが僅かでもあったと、AGCの利得は場合によっては80dBにも達するので、出力が電源やグラウンドに張り付く飽和現象が発生する。例えば、フィルタ405で1mVの直流オフセットがあり、AGC回路407の利得が80dB、すなわち、10000倍であったとすれば、出力に10Vの直流成分が出ることになる。もちろん、携帯電話などではこのような電圧は電池の電圧をはるかに超えているので、動作不能になってしまう。従って、ダイレクトコンバージョン受信機のベースバンド回路では、直流オフセットを可能な限り除去することが最重要課題となる。

【0007】直流オフセットを除去する最も単純な方法は、図8に示すようなC-カットである。図8では、C-カットに相当するハイパスフィルタ305~307を、AGC回路を構成するVGA(Variable Gain Amp)302~304の各間または出力に挿入している。図中のフィルタ301は、ベースバンドの帯域制限を行なうローパスフィルタであり、その伝達関数をH(s)と記載している。このローパスフィルタは、本発明には

直接は係わらないので、詳しい説明は省略する。本来は図8の構成がI、Qの2系統のベースバンド部に存在するが、双方とも全く同一の回路になるので、これ以後は1系統のみの構成で説明する。この構成の回路によって、各部で発生する直流オフセットが出力側へ伝達するのを阻止できる。尚、ハイパスフィルタの伝達関数をB(s)として示している。

【0008】しかしながら、C-カットにおいては、各部分で発生する直流オフセット分を確実に取り除くために、図8に示すように、複数のハイパスフィルタを挿入する必要がある。信号を忠実に後段に伝えるためには、ハイパスフィルタのカットオフ周波数はできる限り低いことが望ましい。この構成でほぼ完璧に、静的な直流オフセットは防御可能である。

【0009】

【発明が解決しようとする課題】しかしながら、実際には次のような問題が発生する。例えば、図8中の可変利得増幅器(以下VGA:Variable Gain Amplifier)304の入力換算オフセット(ポイント“a”換算の直流オフセット)がVofsであるとする。Vofs値は時間的に変化しないと仮定すれば、図9のaに示すような一定の直流電圧である。ここで、VGA304の利得は当初1倍(0dB)であったが、時刻“t0”で、10倍(20dB)に変わったとする。図9のグラフbは、その場合のVGA304の出力“b”点での電圧を表す。このグラフのように、b点での電圧は、時刻t0で突然、Vofsから10×Vofsに変化するはずである。

【0010】この波形をハイパスフィルタ307でCカットした、ハイパスフィルタ出力(ポイント“c”での電圧)は、図9のcの実線で示す波形になる。この波形から明らかなように、Cカットによって静的な直流オフセット電圧は除去できるが、VGAの入力換算オフセットと利得の変動によって、過渡的な波形が出力に現れ、この波形も、後段の復調回路(本発明では明記せず)でベースバンド信号を処理する上での障害になる。

【0011】この過渡現象の波高値Vpeakは、VGAの入力換算直流オフセットVofsと前後の利得g0及びg1によって、

$$V_{peak} = (g_1 - g_2) \times V_{ofs} \quad \cdots (1)$$

のように表される。すなわち、波高値は、利得の変化が大きいほど大きい。

【0012】一方、波形cの継続時間であるが、例えば電圧が波高値の1%までに収束する時間を $\tau$ とし、ハイパスフィルタ307が1次であり、カットオフ周波数がfcであるとする、

$$\tau = -1 \ln(0.01) / 2\pi f_c \quad \cdots (2)$$

となる。例えば、fcが10kHzであれば、 $\tau$ は約73.3 $\mu$ secになる。この値は、W-CDMAにおいては、約281チップ(チップレート3.84Mcpsとする)に相当する。これはかなり長い時間である。利

得の変化が大きい場合には、 $\tau$ がこれほど長時間になると、ビットレートの劣化を引き起こす。これに対して、 $f_c$ がもし1MHzであれば、 $\tau=0.733\mu\text{sec}$ であり、2~3チップ以内に過渡現象を1%程度に押さえることができる。

【0013】しかしながら、利得の変化が少ない通常の状態では、受信波形が崩れないように、カットオフ周波数をできる限り低く押さえたいという要求がある。すなわち、

(1) 利得の変化が十分小さいとき (例えば、 $\leq 6\text{ dB}$ ) は、低域遮断周波数をできる限り低くする (例えば、10kHz程度) ;

(2) 利得の変化が所定値を上回る場合 (例えば、 $> 6\text{ dB}$ ) は、低域遮断周波数を高くして (例えば、1MHz程度)、すばやく過渡現象を収束させる (例えば、図9のcの点線の波形のように) ; ような制御が必要になる。

【0014】ところで、VGA304の利得変動による過渡現象の問題と対処方法について述べたが、当然のことながら、VGA302、VGA303においても、利得の変動があればそれに対応する過渡現象が発生し、ハイパスフィルタ305~307を介して出力される。従って、上記と同じ問題を抱えており、同様に、上記と同じ対策が必要である。

【0015】本発明の目的は、ハイパスフィルタの低域遮断周波数をできる限り低くしつつ、利得変化による過渡現象の収束を早くするようにした受信機のベースバンド回路及びその低域遮断周波数制御方法を提供することである。

【0016】

【課題を解決するための手段】本発明によれば、ベースバンド信号を利得制御信号に応じて可変増幅する可変増幅手段と、前記ベースバンド信号の経路に設けられたハイパスフィルタ手段と、前記利得制御信号の変化量を検出してこの変化量に応じて前記ハイパスフィルタ手段の低域遮断周波数を変化制御する制御手段とを含むことを特徴とする受信機のベースバンド回路が得られる。

【0017】そして、前記ハイパスフィルタ手段は2つの低域遮断周波数を有しており、前記制御手段は前記変化量に応じて択一的に前記低域遮断周波数を変化させることを特徴とする。また、前記利得制御信号はアナログ信号であり、前記制御手段は、前記アナログ信号を時間微分して前記変化量に対応する信号の絶対値を生成する手段と、この絶対値と所定値とを比較する手段とを有し、この比較結果に応じて前記低域遮断周波数を変化させるようにしたことを特徴とする。

【0018】更に、前記制御手段は、前記変化量が所定値より小なる場合には所定の低域遮断周波数となり、逆に、前記変化量が所定値以上の場合には前記所定の低域遮断周波数より高い低域遮断周波数となるよう制御する

ことを特徴とする。また、前記制御手段は、前記低域遮断周波数を、前記高い低域遮断周波数から前記所定の低域遮断周波数へ変化させる場合には、所定遅延時間だけ制御タイミングがずれるよう動作することを特徴とする。また、前記利得制御信号はデジタル信号であり、前記制御手段は、前記デジタル信号を所定間隔でサンプリングする手段と、このサンプリング間隔での前記デジタル信号の変化量の絶対値を所定値と比較する手段とを有し、この比較結果に応じて前記低域遮断周波数を変化させることを特徴とする。

【0019】本発明によれば、ベースバンド信号を利得制御信号に応じて可変増幅する可変増幅手段と、前記ベースバンド信号の経路に設けられたハイパスフィルタ手段とを含む受信機のベースバンド回路における低域遮断周波数制御方法であって、前記利得制御信号の変化量を検出してこの変化量に応じて前記ハイパスフィルタ手段の低域遮断周波数を変化制御する制御ステップを含むことを特徴とする低域遮断周波数制御方法が得られる。

【0020】そして、前記ハイパスフィルタ手段は2つの低域遮断周波数を有しており、前記制御ステップは前記変化量に応じて択一的に前記低域遮断周波数を変化させることを特徴とする。また、前記利得制御信号はアナログ信号であり、前記制御ステップは、前記アナログ信号を時間微分して前記変化量に対応する信号の絶対値を生成するステップと、この絶対値と所定値とを比較するステップと、この比較結果に応じて前記低域遮断周波数を変化させるステップとを有することを特徴とする。

【0021】また、前記制御ステップは、前記変化量が所定値より小なる場合には所定の低域遮断周波数となり、逆に、前記変化量が所定値以上の場合には前記所定の低域遮断周波数より高い低域遮断周波数となるよう制御することを特徴とする。また、前記制御ステップは、前記低域遮断周波数を、前記高い低域遮断周波数から前記所定の低域遮断周波数へ変化させる場合には、所定遅延時間だけ制御タイミングがずれるようにしたことを特徴とする。更に、前記利得制御信号はデジタル信号であり、前記制御ステップは、前記デジタル信号を所定間隔でサンプリングするステップと、このサンプリング間隔での前記デジタル信号の変化量の絶対値を所定値と比較するステップと、この比較結果に応じて前記低域遮断周波数を変化させるステップとを有することを特徴とする。

【0022】本発明の作用を述べる。可変増幅器を用いてベースバンド信号を利得制御信号に応じて可変増幅するようにした受信機のベースバンド回路において、直流阻止用のハイパスフィルタをベースバンド信号の経路に設けた場合、上記可変増幅器の利得変化が十分小さい場合には (例えば、6dB以下の場合)、当該ハイパスフィルタの低域遮断周波数をできる限り低く設定しておき、逆に利得変化が所定値を上回る場合には (例えば、

6 dBを超える場合)、低域遮断周波数を高くするように制御して、過渡現象を素早く収束させるように構成する。

【0023】こうすることにより、利得変化が少ない場合には、低域遮断周波数が低いので、できる限り波形を忠実に復調回路へ送出し、安定した受信性能が得られる。一方、利得変化が大きい場合は、大きな過渡現象が発生するので、低域遮断周波数を高くして、すばやく過渡現象を収束させ、安定な受信状態に復帰することが可能になる。

#### 【0024】

【発明の実施の形態】以下に図面を参照しつつ本発明の実施例につき詳細に説明する。図1は本発明の一実施例を示すブロック図であり、図8と同等部分は同一符号にて示している。ベースバンド信号の通過する経路は、図8に示したものと全く同じである。新しく追加されているのは、利得制御信号の入力端子と、その利得制御信号を分解して各VGA (Variable Gain Amplifier) に供給する利得制御信号を発生する利得配分回路101と、利得制御信号を入力とし、その変化を観測してその変化

に応じて各ハイパスフィルタ305、306、307の低域遮断周波数を変える制御を行なう制御回路102とである。

【0025】このうち、利得配分回路については、本発明には直接関係しないので、詳細な説明は省略するが、簡単に言えば、入力された利得制御信号に応じて、ベースバンド回路全体の利得が変わればよいわけで、利得配分回路はその全体の利得を複数のVGAに分配する機能を有している。

【0026】重要なことは、ハイパスフィルタ305、306、307と制御回路102の構成と動作である。従来技術の項で述べたように、本発明では、

(1) 利得の変化が十分小さいとき (例えば、 $\leq 6$  dB) は、低域遮断周波数をできる限り低くする (例えば、10 kHz程度) ;

(2) 逆に、利得の変化が所定値を上回る場合 (例えば、 $> 6$  dB) は、低域遮断周波数を高くして (例えば、1 MHz程度)、すばやく過渡現象を収束させる ; というような制御を実現することが目的である。このような制御を行なうことにより、利得変動が少ない場合には、低域遮断周波数を低くして、できる限り波形を忠実に復調回路に送り、安定した受信性能が得られる。一方、利得変化が大きい場合は、大きな過渡現象が発生するので、低域遮断周波数を高くして、すばやく過渡現象を収束させ、安定な受信状態に復帰することが可能になる。

【0027】このような機能を実現するためには、ハイパスフィルタ305、306、307は、低域遮断周波数を変えられる構造になっている必要がある。図8では、コンデンサと抵抗からなる単純な1次のハイパスフ

ィルタを想定していたが、本発明では、図2に示すように、バッファアンプ (利得が1倍) 201の出力を、反転積分器202で積分し、加算器203にフィードバックする構成を考える。図中の $\alpha$ は積分定数である。この構成の伝達関数は、

$$B(s) = s / (s + \alpha) \quad \cdots \cdots (3)$$

となる。

【0028】カットオフ (遮断) 周波数 $f_c$ は、 $\alpha$ を用いて、

$$f_c = \alpha / 2\pi \quad \cdots \cdots (4)$$

となる。これは、コンデンサと抵抗で作る単純なハイパスフィルタと同じ形式である。この構成のメリットは、バッファの部分に、利得のあるアンプや、ローパスフィルタの機能を入れることが可能な点であり、その間の直流オフセットを一気にキャンセルできる点である。この件については、本発明とは直接関係ないので省略する。

【0029】図2の積分器の積分乗数 $\alpha$ を、外部の信号 (図中のControl 端子) で変化させることができれば、(4) 式より明らかなように、低域遮断周波数を変えることができる。それが実現可能な反転積分器の構成を図3に示す。図3は平衡型反転積分器を示している。演算増幅器502、501とコンデンサ504、503と、抵抗506～510とにより反転積分器を構成している。スイッチ509は外部のCont端子で制御される。このCont端子が“1”のときはスイッチ509がオンになり、“0”のときはオフになるように回路を組めば、Cont端子の状態によって、積分乗数 $\alpha$ 及び低域遮断周波数 $f_c$ は、次のようになる。

【0030】Cont = 1の場合 :

$$\alpha = 1 / CR_2$$

$$f_c = 1 / 2\pi CR_2 \quad \cdots \cdots (5)$$

Cont = 0の場合 :

$$\alpha = 1 / C (R_1 + R_2) ,$$

$$f_c = 1 / 2\pi C (R_1 + R_2) \quad \cdots \cdots (6)$$

例えば、 $C = 10$  pF、 $R_1 = 1.576$  M $\Omega$ 、 $R_2 = 15.190$  k $\Omega$ に選べば、ほぼ、Cont = 1の場合は、 $f_c = 1$  MHz、Cont = 0の場合は、 $f_c = 10$  kHzになるように設計できる。

【0031】図3におけるCont端子は図2におけるControl端子とみなすことができ、この端子は図1における各ハイパスフィルタの制御端子であり、制御回路102の出力に接続されている。

【0032】次に、制御回路102の具体的な構成例と動作について述べる。図4に、利得制御信号がアナログ信号 (利得のdB値とリニアな関係にあることが望ましい) である場合の、制御回路の一構成例を示す。

【0033】入力された利得制御信号Aは、まず反転型微分回路601で信号の変化量に比例したBに変換される。微分回路601は、演算増幅器606とコンデンサ604、抵抗605で容易に構成することができる。図

5に入力信号Aと微分回路601の出力Bの関係を示す。微分出力Bは、判定回路602に入力され、スレッシュホールド電圧 $V_t$  及び $-V_t$  とコンパレータ607、608において比較される。 $V_t$  の値は、例えば、低域遮断周波数を切り替える利得変化の目安を6 dBとするのであれば、その6 dBの利得変化に相当する電圧変化値として決定できる。

【0034】図5に示すように、微分出力Bが $V_t$  を超えた場合のみ、コンパレータ607の値Cが“1”になり、逆に、微分出力Bが $-V_t$  以下の場合のみ、コンパレータ608の値Dが“1”になる。それ以外では、CとDは“0”である。本発明では、利得の変化が正でも負でも同等であるので、OR回路609によりCとDのOR（論理和）をとったEの値を生成する。回路603では、遅延回路610にて入力信号Eを $\tau$ 時間だけ遅らせた信号Fをつくり、OR回路611によりEとFのORである信号Gを生成して出力する。これによって、利得の変化量が大きから小に切り替わったしばらくの間（ $=\tau$ ）だけ、制御出力Gが“1”にとどまる。 $\tau$ の値は、ハイパスフィルタによる過渡現象が十分に収束する時間

【0035】以上のようにすることによって、図5に示すように、入力された利得制御信号の変化が所定の値 $V_t$  より大きい期間プラス $\tau$ だけ、ハイパスフィルタの低域遮断周波数が高くなるように制御できることになり、上述した本発明の課題を達成することが可能である。

【0036】本発明の他の実施例として、その基本的構成は上記の通りであるが、図1の制御回路102の構成方法を変えた例を示す。先の実施例では、利得制御信号がアナログ信号の場合を考えたが、本例では、利得制御信号がデジタル信号であり、例えば、データの形で、外部のCPUなどから与えられる場合を考える。この場合は、制御回路102は一種のプロセッサとして構成できる。

【0037】図6にその場合のプロセスのフローチャートを示す。まず、制御回路（以下プロセッサと記す）は初期状態からスタートし、手順900で制御出力“Output”を“0”に設定する。すなわち初期状態では、低域遮断周波数は低い状態である。

【0038】次に、手順901で、過去の利得制御信号G(0)の値をレジスタG(1)にシフトした後、新しい利得制御信号“Input”を入力し、レジスタG(0)に記憶する。判定手順902で、新旧利得の差の絶対値が、所定の閾値、例えば6 dBより大きいかどうかを判定し、大きければ手順907へ、小さければ手順903へ飛ぶ。手順907では、タイマーをリスタートさせ、手順908で制御出力“Output”を“1”にセットする。その後906に移る。

【0039】一方、手順903では、タイマーの値が $\tau$ を超えているかどうかを判定する。 $\tau$ を超えていない場

合は、何もせずそのまま手順906に移る。 $\tau$ を超えている場合は、手順904でタイマーをリセットしてかつ停止させ、制御出力“Output”を“0”にセットする。その後906に移る。手順906では、プロセッサの入力サンプリング間隔に当たる時間 $\Delta T$ だけ待った後、手順901に移る。以下、同じことの繰り返しである。

【0040】本実施例で示すようなプロセッサ動作を、制御回路内に実現すれば、図5に示したタイミングチャートと同じような動作を実現することが可能であり、第1の実施例と等価な効果を実現できる。

【0041】また、本実施例では、利得制御信号がデジタル信号である場合について述べたが、仮にアナログ信号であったとしても、A/D変換器を追加して、このアナログ信号をデジタルに変換すれば、本実施例を適用することは容易である。この場合も当然、本発明に含まれる。

#### 【0042】

【発明の効果】以上述べたように、本発明によれば、利得の変化が十分小さいときには、低域遮断周波数をできる限り低くし、逆に、利得の変化が所定値を上回る場合には、低域遮断周波数を高くして、すばやく過渡現象を収束させるような制御を実現することが可能となるという効果がある。結果として、このような制御を行なうことにより、利得変動が少ない場合には、低域遮断周波数を低くして、できる限り波形を忠実に復調回路に送り、安定した受信性能が得られる。一方、利得変化が大きい場合は、大きな過渡現象が発生するので、低域遮断周波数を高くして、すばやく過渡現象を収束させ、安定な受信状態に復帰することが可能になる。

#### 【図面の簡単な説明】

【図1】本発明によるダイレクトコンバージョン受信機のベースバンド回路の低域遮断周波数制御方法を説明するための概念図である。

【図2】本発明の実施例で使用される低域遮断周波数を変更可能なハイパスフィルタの構成例である。

【図3】積分定数可変型の反転型積分器の一例を示す図である。

【図4】低域遮断周波数制御回路の例を示す図である。

【図5】低域遮断周波数制御回路の動作を説明するタイムチャートの例である。

【図6】低域遮断周波数制御回路をプロセッサで実現する場合のフローチャートの例である。

【図7】ダイレクトコンバージョン受信機の従来の構成例を示す図である。

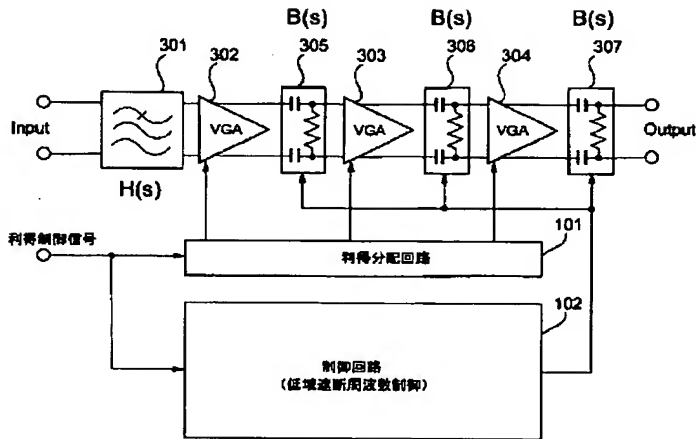
【図8】ダイレクトコンバージョン受信機のベースバンド回路の従来の構成例を示す図である。

【図9】利得変更時にベースバンド回路で発生する過渡現象を説明するタイムチャートである。

#### 【符号の説明】

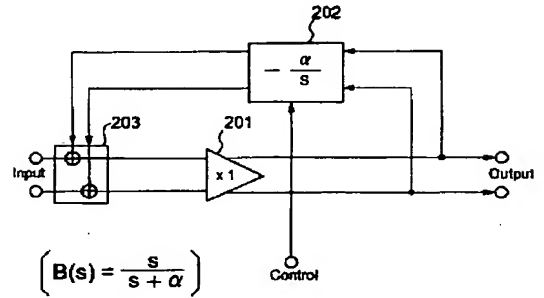
- 101 利得分配回路  
102 制御回路  
201 バッファ  
202 反転積分器

【図1】

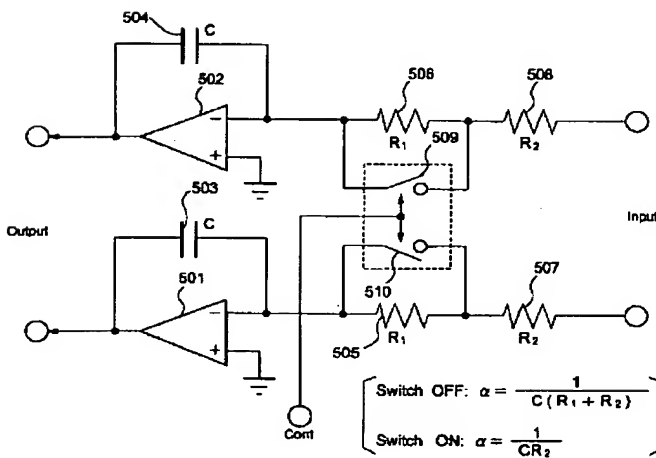


- 203 加算器  
301 ローパスフィルタ  
302~304 VGA (Variable Gain Amp)  
305~307 ハイパスフィルタ

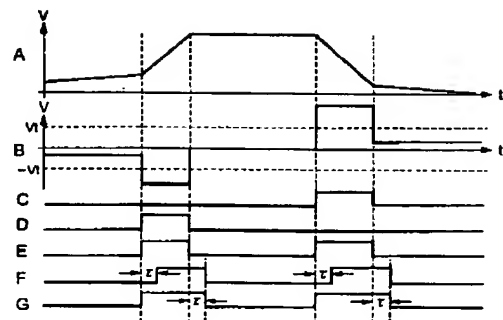
【図2】



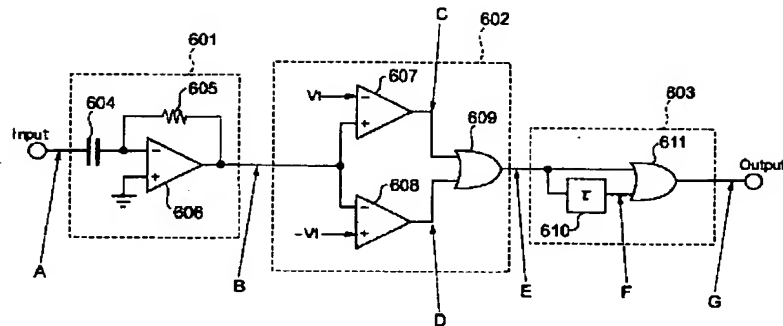
【図3】



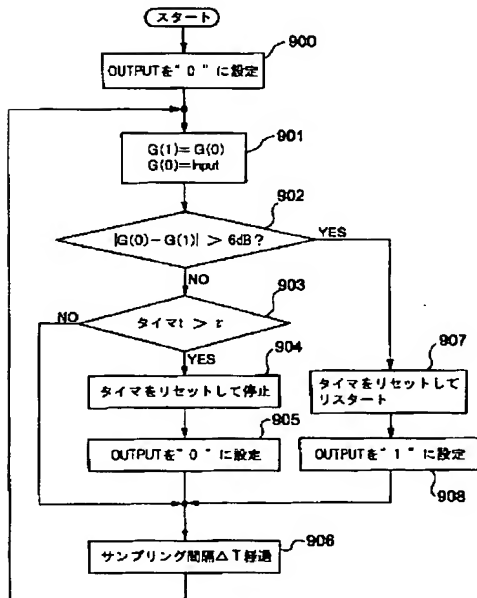
【図5】



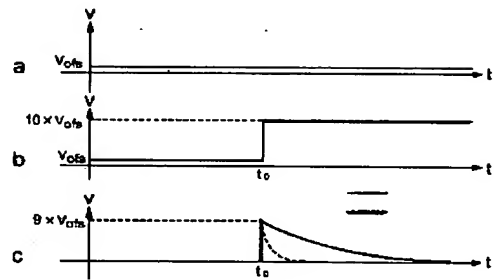
【図4】



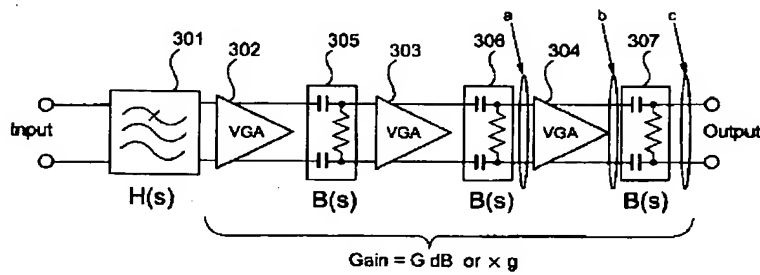
【図6】



【図9】

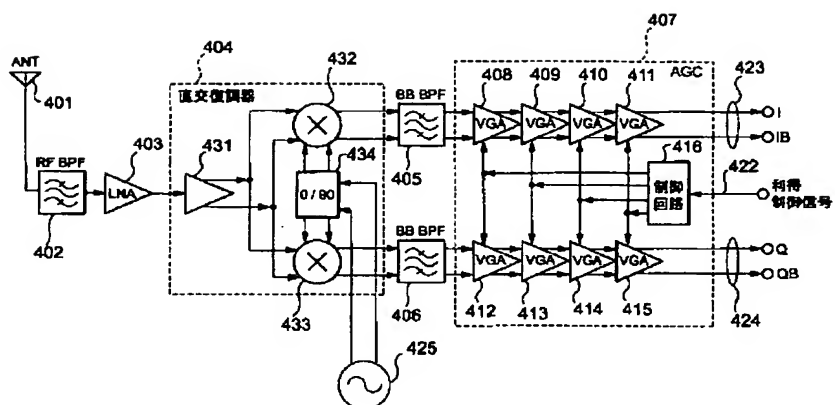


【図8】



$$B(s) = \frac{s}{s + \alpha}$$

【図7】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**